

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-006952

(43)Date of publication of application : 10.01.1997

(51)Int.Cl.

G06T 1/00  
H04N 1/41

(21)Application number : 08-113374 (71)Applicant : RICOH CO LTD

(22)Date of filing : 08.05.1996 (72)Inventor : AAMADO ZANDEI  
EDOWAADO ERU  
SHIYUWARUTSU

(30)Priority

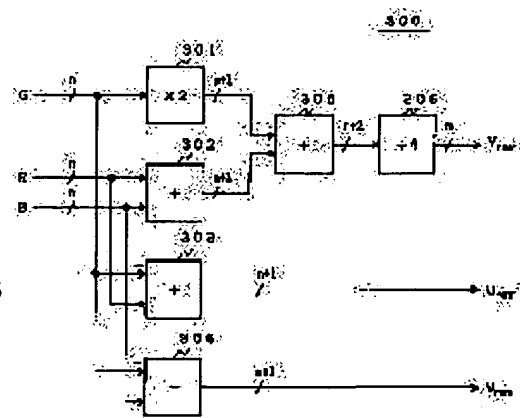
Priority number : 95 436662 Priority date : 08.05.1995 Priority country : US

## (54) DATA PROCESSOR, FORWARD CONVERTING DEVICE, INVERSE CONVERTING DEVICE, AND COLOR CONVERTING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To enable completely reversible color conversion by integer operation of predictable precision.

SOLUTION: This forward converting device performs forward color conversion for respective (n)-bit RGB inputs by a  $\times 2$  block 301, adders 302 and 305, subtractors 303 and 304, and a  $\div$  block 306 and sends out an (n)-bit Yrev output and (n+1)-bit Urev and Vrev outputs. Those conversion outputs are inputted to, for example, a nonlossy coder, which compresses and then expands them to reproduce the original (n)-bit



RGB data by inversely converting the expanded data. Rounding up and off generated in the forward conversion is compensated by the inverse converting process, so errors are not accumulated even when the compression and expansion are repeated.

---

## LEGAL STATUS

[Date of request for examination] 05.09.2001

[Date of sending the examiner's decision  
of rejection]

[Kind of final disposal of application other  
than the examiner's decision of rejection or  
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's  
decision of rejection]

[Date of requesting appeal against  
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-6952

(43)公開日 平成9年(1997)1月10日

(51)Int.Cl. <sup>8</sup>	識別記号	序内整理番号	F I	技術表示箇所
G 0 6 T 1/00			G 0 6 F 15/66	3 1 0
H 0 4 N 1/41			H 0 4 N 1/41	C

審査請求 未請求 請求項の数44 OL (全 21 頁)

(21)出願番号 特願平8-113374

(22)出願日 平成8年(1996)5月8日.

(31)優先權主張番号 08/436662

(32)優先日 1995年5月8日

(33)優先権主張国 米国 (US)

(71)出願人 000006747

株式会社リコー

東京都大田区中馬込1丁目3番6号

(72)発明者 アーマド ザンディ

アメリカ合衆国 カリフォルニア州

94025 メンローパーク サンド ヒル

ロード 2882 リコーコーポレーション内

(72)発明者 エドワード エル シュワルツ

アメリカ合衆国 カリフォルニア州

94025 メンローパーク サンド・ヒル

ロード 2882 リコーコーポレーション内

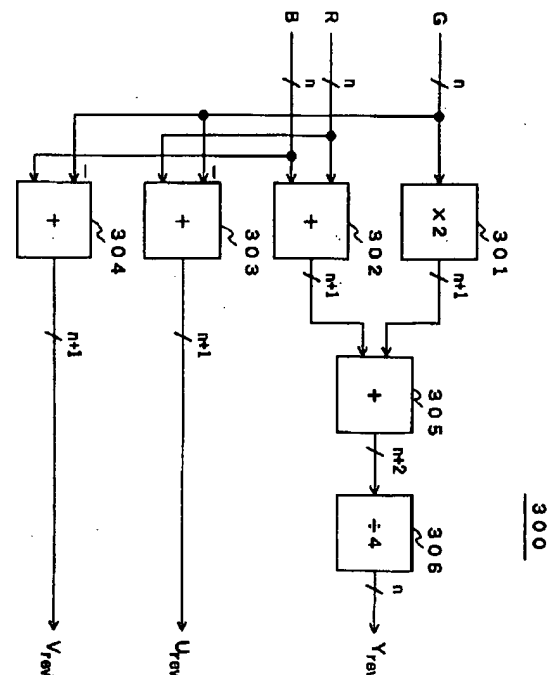
(74) 代理人 弁理士 鈴木 誠 (外1名)

(54)【発明の名称】 データ処理装置、フォワード変換装置、インバース変換装置、及び色変換方法

(57) 【要約】

【課題】 予測可能な精度の整数演算により完全に可逆な色変換を実現する。

【解決手段】 本発明のフォワード変換装置は、 $\times 2$ ブロック301、加算器302、305、減算器303、304、 $\div 4$ ブロック306により、 $n$ ビットのRGB各入力に対するフォワード色変換を行い、 $n$ ビットのYrev出力、 $n+1$ ビットのUrev、Vrev出力を出す。この変換出力は例えば非損失性コーダーに入力されて圧縮された後に伸長され、伸長データのインバース変換により元の $n$ ビットのRGBデータが再生される。フォワード変換中に発生した切り上げ／切り下げはインバース変換プロセスで補償されるため、圧縮、伸長を繰り返しても誤差は累積しない。



## 【特許請求の範囲】

【請求項1】 色データの複数ベクトルの、少なくとも1つのソース；該少なくとも1つのソースと接続された該複数ベクトルに対し可逆色変換を行う色変換サブシステムであって、可逆な色空間変換を整数演算で行うフォワード変換装置を含む色変換サブシステム；及び該色変換サブシステムに接続された、該色変換サブシステムによる再変換後の複数ベクトルを処理する少なくとも1つのデスティネーション装置、を具備するデータ処理装置。

【請求項2】 請求項1記載のデータ処理装置において、該色変換サブシステムは色変換中に起こる丸め又は切り下げを補正することができることを特徴とするデータ処理装置。

【請求項3】 請求項1記載のデータ処理装置において、該フォワード変換装置は出力Yrev, Urev及びVrevを次式

【数1】

$$Y_{rev} = \left\lfloor \frac{R + 2G + B}{4} \right\rfloor$$

$$U_{rev} = R - G$$

$$V_{rev} = B - G$$

に従って生成し、当該式においてR, G, Bは該複数ベクトル中の各ベクトルの成分からなることを特徴とするデータ処理装置。

【請求項4】 請求項1記載のデータ処理装置において、該フォワード変換装置は出力Yrev, Urev及びVrevを次式

【数2】

$$Y_{rev} = \left\lfloor \frac{R + 2G + B}{4} \right\rfloor$$

$$U_{rev} = \left\lfloor \frac{-R + 2G - B}{2} \right\rfloor$$

$$V_{rev} = R - B$$

に従って生成し、当該式においてR, G, Bは該複数ベクトル中の各ベクトルの成分からなることを特徴とするデータ処理装置。

【請求項5】 請求項1記載のデータ処理装置において、該フォワード変換装置はある行列に従って作動し、該行列の行列式は1であることを特徴とするデータ処理装置。

【請求項6】 請求項5記載のデータ処理装置において、該行列の少なくとも1つの行は合計するとほぼ1になり、それ以外の行は合計するとほぼ0になることを特徴とするデータ処理装置。

【請求項7】 インバース変換装置をさらに含むことを特徴とする請求項1記載のデータ処理装置。

【請求項8】 請求項7のデータ処理装置において、該インバース変換装置は該複数ベクトルを出力Yrev, Urev及びVrevから次式

【数3】

$$G = Y_{rev} - \left\lfloor \frac{U_{rev} + V_{rev}}{4} \right\rfloor$$

$$R = U_{rev} + G$$

$$B = V_{rev} + G$$

に従って再生し、この式においてR, G, Bは該複数ベクトルの成分からなることを特徴とするデータ処理装置。

【請求項9】 請求項7記載のデータ処理装置において、該インバース変換装置は該複数ベクトルを出力Yrev, Urev及びVrevから次式

【数4】

$$G = Y_{rev} + (U_r + x)/2$$

$$R = G - U_{rev} + \left\lfloor \frac{V_{rev}}{2} \right\rfloor$$

$$B = G - U_{rev} - \left\lfloor \frac{V_{rev} + 1}{2} \right\rfloor$$

に従って再生し、この式においてR, G, Bは該複数ベクトルの成分からなり、かつ、xは非線形値であることを特徴とするデータ処理装置。

【請求項10】 請求項9記載のデータ処理装置において、xはルックアップテーブル(LUT)値からなることを特徴とするデータ処理装置。

【請求項11】 請求項9記載のデータ処理装置において、xはロジックにより生成されることを特徴とするデータ処理装置。

【請求項12】 請求項9記載のデータ処理装置において、xはソフトウェアにより生成されることを特徴とするデータ処理装置。

【請求項13】 データの相関をなくすための色変換機構であって、複数ベクトルに対し整数演算で可逆な可逆色変換を行うフォワード変換装置を含む色変換機構；及び該色変換機構の出力を受け取るように接続され、該出力を圧縮して圧縮データにする圧縮機構を具備するデータ処理装置。

【請求項14】 圧縮データを受け取るように接続され、該圧縮データを伸長する伸長機構；及び該伸長されたデータを受け取るように接続され、整数演算によりリバース色変換のために該データを相関させるインバース変換装置を具備する圧縮データを処理するためのデータ処理装置。

【請求項15】 1組の入力に対しフォワード変換を行って1組の出力を発生するための装置であって、該1組の入力は第1入力、第2入力及び第3入力からなり、該1組の出力は第1出力、第2出力及び第3出力からなり：該第1入力を受けるよう接続され、該第1入力に第1の数を乗じて第1の結果を発生する乗算器；該第2入力及び該第3入力を受けるよう接続され、該第2入力及び該第3入力を加算して第2の結果を発生する第1の加算器；該第1結果及び該第2結果を受けるように接続され、該第1結果及び該第2結果を加算して第3の結果を発生する第2の加算器；該第3結果を受けるよう接続され、該第3結果を第2の数により除して該第1出力を送出する第1の除算器；該第1結果及び該第2結果を受けるよう接続され、該第1結果より該第2結果を引き算して第4の結果を発生する第1の減算器；該第4結果を受けるよう接続され、該第4結果を第3の数により除して該第2出力を送出する第2の除算器；及び該第2入力及び該第3入力を受けるよう接続され、該第2入力より該第3入力を引き算して該第3出力を送出する第2の減算器を具備するフォワード変換装置。

【請求項16】 請求項15記載のフォワード変換装置において、該第1の数は2であることを特徴とするフォワード変換装置。

【請求項17】 請求項15記載のフォワード変換装置において、該乗算器はシフトロジックからなることを特徴とするフォワード変換装置。

【請求項18】 請求項15記載のフォワード変換装置において、該第2の数と該第3の数はそれぞれ4と2であることを特徴とするフォワード変換装置。

【請求項19】 請求項15記載のフォワード変換装置において、該第1除算器及び該第2除算器はシフトロジックからなることを特徴とするフォワード変換装置。

【請求項20】 請求項15記載のフォワード変換装置において、該第1入力、該第2入力及び該第3入力はそれぞれnビット長からなり、該第1出力はnビット長からなり、該第2出力及び該第3出力はn+1ビット長からなることを特徴とするフォワード変換装置。

【請求項21】 1組の入力に対しフォワード変換を行うための装置であって、該1組の入力は第1入力、第2入力及び第3入力からなり：第1の出力を生成するための手段であって該第1入力に2を乗じて第1の結果を生成する第1の乗算手段と、該第2入力及び該第3入力を加算して第2の結果を生成する第1の加算手段と、該第1結果及び該第2結果を加算して第3の結果を生成する第2の加算手段と、該第3結果を4で除して該第1出力を生じる第1の除算手段とからなる手段；第2の出力を生成するための手段であって該第1入力に2を乗じて第4の結果を生成する第2の乗算手段と、該第2入力及び該第3入力を加算して第5の結果を生成する第3の加算手段と、該第5結果を該第4結果から引き算して第6の

結果を発生する第1の減算手段と、該第6結果を2で除算して該第2出力を発生する第2の除算手段、とからなる手段；及び第3の出力を生成するための手段であって、該第3入力を該第2入力より引き算して該第3出力を生じる第2の減算手段とからなる手段、を具備するフォワード変換装置。

【請求項22】 1組の入力に対しインバース変換を行って1組の出力を発生する装置であって、該1組の入力は第1入力、第2入力及び第3入力からなり、該1組の出力は第1出力、第2出力及び第3出力からなり：該第1入力、該第2入力及び該第3入力に応じて該第1出力を生成する手段であって、該第1出力の生成の一部として、該第2入力及び該第3入力の最下位ビット(LSB)から2ビット数を作り該2ビット数を該第2入力と加算する手段を含む手段；及び該第1出力、該第1入力、該第2入力及び該第3入力に基づいて該第2出力及び該第3出力を生成する手段、を具備するインバース変換装置。

【請求項23】 請求項22記載のインバース変換装置において、該第1出力生成手段は：該第2入力のLSBを反転し反転LSBを発生するNOT論理演算ブロック；該反転LSB及び該第3入力のLSBを受け取るよう接続され、該第3入力のLSBと該第2入力の該反転LSBとの間のAND演算を行って第1の結果を発生するAND論理演算ブロック；該第1結果及び該第2入力のLSBを一つの入力として、該第2入力をもう一つの入力として受け取るよう接続され、該第2入力を該第1入力に加算して第2の結果を発生する第1の加算器；該第2結果を受け取るよう接続され、該第2結果を第1の数で除して第3の結果を発生する除算器；及び該第1入力及び該第3結果を受け取り加算して該第1出力を発生する第2の加算器からなることを特徴とするインバース変換装置。

【請求項24】 該第1出力を予め決められたビット数にクリップするクリップロジックをさらに有することを特徴とする請求項23記載のインバース変換装置。

【請求項25】 請求項23記載のインバース変換装置において、該除算器はシフトロジックからなることを特徴とするインバース変換装置。

【請求項26】 1組の入力に対しインバース変換を行って1組の出力を発生する装置であって、該1組の入力は第1入力、第2入力及び第3入力からなり、該1組の出力は第1出力、第2出力及び第3出力からなり、該第1入力、該第2入力及び該第3入力に応じて該第1出力を生成する第1の出力発生器；該第3入力を1と加算して第1の結果を発生する第1の加算器；該第1結果を第1の数で除算して第2の結果を発生する第1の除算器；該第2結果を該第1出力から引き算して第3の結果を発生する第1の減算器；該第2入力を該第3結果から引き算して、該第3出力として出力されるところの第4の結

果を発生する第2の減算器；該第3入力を第2の数により除算して第5の結果を発生する第2の除算器；該第5結果を該第1出力と加算して第6の結果を発生する第2の加算器；及び該第2入力を該第6結果より引き算して、該第2出力となる第7の結果を発生する第3の減算器、を具備するインバース変換装置。

【請求項27】 該第4結果及び該第7結果に対するクリップを、該第4結果及び該第7結果が該第2出力及び該第3出力として出力される前に行うクリップロジックをさらに有することを特徴とする請求項26記載のインバース変換装置。

【請求項28】 請求項26記載のインバース変換装置において、該第1出力発生器は：該第2入力のLSBを反転し反転LSBを発生するNOT論理演算ブロック；該反転LSB及び該第3入力のLSBを受け取るように接続され、該第3入力のLSBと該第2入力の反転LSBとの間のAND演算を行って第8の結果を発生するAND論理演算ブロック；該第8結果及び該第2入力のLSBをそれぞれ一つの入力及びもう一つの入力として受け取るように接続され、該もう一つの入力を該一つの入力と加算して第9の結果を発生する第1の加算器；該第9結果を受け取るように接続され、該第9結果を第1の数で除算して第10の結果を発生する除算器；及び該第1入力及び該第10結果を受け取りそれを加算して該第1出力を発生するように接続された第2の加算器からなることを特徴とするインバース変換装置。

【請求項29】 該第1出力を予め決められたビット数にクリップするクリップロジックをさらに有することを特徴とする請求項28記載のインバース変換装置。

【請求項30】 請求項28記載のインバース変換装置において、該除算器はシフトロジックからなることを特徴とするインバース変換装置。

【請求項31】 1組の入力に対しフォワード変換を行って1組の出力を発生する装置であって、該1組の入力は第1の入力、第2の入力及び第3の入力からなり、該1組の出力は第1の出力、第2の出力及び第3の出力からなり：該第1入力を受け取るように接続され、該第1入力を第1の数を乗算して第1の結果を発生する乗算器；該第2入力及び該第3入力を受け取るように接続され、該第2入力と該第3入力を加算して第2の結果を発生する第1の加算器；該第1結果及び該第2結果を受け取るように接続され、該第1結果と該第2結果を加算して第3の結果を発生する第2の加算器；該第3結果を受け取るように接続され、該第3結果を第2の数で除算して該第1出力を発生する第1の除算器；該第1入力及び第2入力を受け取るように接続され、該第1入力を該第2入力から減算して第4の結果を発生する第1の減算器；及び該第1入力及び該第3入力を受け取るように接続され、該第1入力を該第3入力から減算して該第3出力を発生する第2の減算器、からなるフォワード変換装

置。

【請求項32】 請求項31記載のフォワード変換装置において、該第1の数は2であることを特徴とするフォワード変換装置。

【請求項33】 請求項31記載のフォワード変換装置において、該乗算器はシフトロジックからなることを特徴とするフォワード変換装置。

【請求項34】 請求項31記載のフォワード変換装置において、該第1除算器はシフトロジックからなることを特徴とするフォワード変換装置。

【請求項35】 請求項31記載のフォワード変換装置において、該第1入力、該第2入力及び該第3入力はそれぞれnビット長からなり、該第1出力はnビット長からなり、該第2出力及び該第3出力はn+1ビット長からなることを特徴とするフォワード変換装置。

【請求項36】 1組の入力に対しフォワード変換を行う装置であって、該1組の入力は第1入力、第2入力及び第3入力からなり：第1の出力を発生する手段であって該第1入力を第1の数と乗算して第1の結果を発生する第1の乗算器、

該第2入力と該第3入力を加算して第2の結果を発生する第1の加算手段、

該第1結果と該第2結果を加算して第3の結果を発生する第2の加算手段、及び該第3結果を4で除算して該第1出力を発生する第1の除算手段、からなる手段；第2の出力を発生するための手段であって、該第1入力を該第2入力から減算して該第2出力を発生する第1の減算手段からなる手段；及び第3の出力を発生するための手段であって、該第1入力を該第3入力から減算して該第3出力を発生する第2の減算手段からなる手段、を具備するフォワード変換装置。

【請求項37】 1組の入力に対しインバース変換を行って1組の出力を発生する装置であって、該1組の入力は第1入力、第2入力及び第3入力からなり、該1組の出力は第1出力、第2出力及び第3出力からなり：該第2入力と該第3入力を加算して第1の結果を発生する第1の加算器；該第1結果を第1の数により除算して第2の結果を発生する第1の除算器；該第2結果を該第1入力から減算して、該第1出力となる第3の結果を発生する第1の減算器；該第3結果と該第2入力を加算して該第2出力となる第4の結果を発生する第2の加算器；及び該第3入力を該第1結果に加算して該第3出力となる第5の結果を発生する第3の加算器、を具備するインバース変換装置。

【請求項38】 該第3結果、該第4結果及び該第5結果に対するクリップを、該第3結果、該第4結果及び該第5結果が該第1出力、該第2出力及び該第3出力として出力される前に行うように接続されたクリップロジックをさらに有することを特徴とする請求項37記載のインバース変換装置。

【請求項39】 請求項37のインバース変換装置において、該除算器はシフトロジックからなることを特徴とするインバース変換装置。

【請求項40】 色変換を行う方法であって、整数演算によって複数のベクトルを第1の色空間から第2の色空間へフォワード変換するステップ；及び整数演算によって該第2色空間の該複数ベクトルを該第1色空間へインバース変換するステップであって、該色変換中になされた切り捨て及び丸めが補正されるステップ、からなる色変換方法。

【請求項41】 該複数ベクトルをそれが該第2色空間に変換された後に圧縮するステップ；及び該第2色空間の該複数ベクトルを、それが該第1色空間へ再変換される前に伸長するステップ、をさらに有することを特徴とする請求項40記載の色変換方法。

【請求項42】 請求項40記載の色変換方法において、該フォワード変換のステップは、出力Yrev, Urev及びVrevを次式

【数5】

$$\begin{aligned} Y_{\text{rev}} &= \left\lfloor \frac{R + 2G + B}{4} \right\rfloor \\ U_{\text{rev}} &= R - G \\ V_{\text{rev}} &= B - G \end{aligned}$$

に従って生成するステップを含み、この式において、R、G及びBは該複数ベクトルの各ベクトルの成分からなることを特徴とする色変換方法。

【請求項43】 請求項40記載の色変換方法において、該フォワード変換のステップは、出力Yrev, Urev及びVrevを次式

【数6】

$$\begin{aligned} Y_{\text{rev}} &= \left\lfloor \frac{R + 2G + B}{4} \right\rfloor \\ U_{\text{rev}} &= \left\lfloor \frac{-R + 2G - B}{2} \right\rfloor \\ V_{\text{rev}} &= R - B \end{aligned}$$

に従って生成するステップを含み、この式において、R、G及びBは該複数ベクトルの各ベクトルの成分からなることを特徴とする色変換方法。

【請求項44】 請求項40記載の色変換方法において、該インバース変換のステップは、出力Yrev, Urev及びVrevから該複数ベクトルを次式

【数7】

$$\begin{aligned} G &= Y_{\text{rev}} - \left\lfloor \frac{U_{\text{rev}} + V_{\text{rev}}}{4} \right\rfloor \\ R &= U_{\text{rev}} + G \\ B &= V_{\text{rev}} + G \end{aligned}$$

に従って再生するステップを含み、この式においてR、G及びBは該複数ベクトルの各ベクトルの成分からなることを特徴とする色変換方法。

【発明の詳細な説明】

【0001】

【発明の属する分野】本発明は、データ圧縮及び伸長システムの分野に係り、特に、色空間を用いる非損失性及び損失性の圧縮／伸長システムに関する。より詳細には、本発明は可逆色変換の方法及び装置に関する。

【0002】

【従来の技術】色空間は3次元以上のベクトル空間内の領域である。何らかの基底、例えば3個の一次独立な3次元ベクトルで色座標系を定義する。一般に利用される色座標系はR（赤）、G（緑）、B（青）であり、それぞれ中心波長で定義される。3次元色座標系が与えられたとき、別の3次元線形色座標系を可逆の（正則の）3×3の行列により表すことができる。例えば、Y、I、Q色座標系は、R、G、Bを用いて次の行列により定義される。

【0003】

【数8】

$$\begin{bmatrix} Y \\ I \\ Q \end{bmatrix} = \begin{bmatrix} 0.299 & 0.587 & 0.114 \\ 0.596 & -0.274 & -0.322 \\ 0.211 & -0.523 & 0.312 \end{bmatrix} \begin{bmatrix} R \\ G \\ B \end{bmatrix}$$

【0004】なお、すべての色空間が線形であるわけではない。例えば、人間の視覚系をよりの確にモデル化するため、ベクトルを非線形的に（例えば対数的に）リスケールしようとする色変換もある。その例がCIE L\*u\*vとL\*a\*bである。

【0005】様々な理由で様々な色座標系が定義されている。例えば、データをモニターに表示する場合、殆どのデジタル画像は固定した値域、例えば8ビット／座標のR、G、B座標系を使うのが便利である。色の非相関性を要求する用途、例えば圧縮の場合、R、G、Bは最適というにはほど遠い。上述のY、I、Qのような他の色座標系のほうが適当である。

【0006】印刷向け画像には、CYM（シアン、黄、マゼンタ）のような減色系が時々利用される。用途によっては、超完備の4次元色空間、例えばCMYK（シアン、黄、マゼンタ、黒）が利用される。

【0007】データ圧縮は、大量のデータの記憶及び伝

送のために極めて有用なツールである。文書のファクシミリ送信のような画像伝送に必要な時間は、圧縮を使って画像再生に必要なビット数を減らすと飛躍的に短縮される。

【0008】従来より、多くの異なったデータ圧縮手法がある。圧縮手法は大きく2つの種類、すなわち損失性符号化と非損失性符号化に分類できる。損失性符号化は情報の損失をもたらす符号化を含むため、原データを完全に復元できる保証はない。損失性圧縮の目標とするところは、原データとの違いが目障りであったり目立たないようにすることである。非損失性圧縮では、全ての情報が保存され、データは完全に復元できるような方法で圧縮される。

【0009】非損失性圧縮では、入力シンボル又は輝度データが出力符号語へ変換される。入力には画像データ、音声データ、一次元データ（例えば時間的に変化するデータ）、二次元データ（例えば2空間方向に変化するデータ）、あるいは多次元／多重スペクトルデータが含まれてであろう。圧縮がうまくいけば、符号語は入力シンボル（又は輝度データ）数より少ないビットで表現される。非損失性符号化法には、辞書符号化法（例えばLempel-Ziv符号化法）、ランレングス符号化法、算術符号化法、エントロピー符号化法が含まれる。非損失性画像圧縮では、圧縮は予測又はコンテキスト及び符号化がベースになっている。ファクシミリ圧縮用JBIG規格と連続階調画像用DPCM（差動パルス符号変調-JPEG規格のオプション）は画像用の非損失性圧縮の例である。損失性圧縮では、入力シンボル又は輝度データは量子化されてから出力符号語へ変換される。量子化する目的は、適切な特徴量を保存する一方で重要度の低いデータは除去することである。損失性圧縮システムはしばしば、量子化に先だってエネルギー集中のための変換を利用する。ベースラインJPEGは画像データ用損失性符号化法の一例である。

【0010】従来、色座標系間変換が量子化と一緒に損失性圧縮のために利用されてきた。実際、CCIR 601-1（YCRBR）のように意図的に損失性とした色空間もある。ある種の非損失性システム又は非損失性／損失性システムにおいては、変換の可逆性と効率が主たる要件である。別の非損失性／損失性システムでは、可逆変換の効率に加えて、色の非相関性も一つの要因かもしれない。例えば、上記3×3行列は、そのエントリが非整数であるため損失性圧縮にしか役に立たないので、非相関性が要求される時には圧縮と伸長を繰り返す間に誤差を増加させるであろう。また、下位ビットに対しては、この3×3行列を適用するのは好ましくない。すなわち、この3×3行列を適用して必要な精度を得るためには、かつ、その後逆処理を実行可能であって下位ビットを再現できるようにするためには、余分なビットを用いる必要がある。

【0011】色空間変換を行う時に、数値精度に関する問題が生じる。例えば、8ビットが入力される場合、必要な変換空間は一般に10ビット又は11ビットであり、また、安定な色空間を得るためには、内部計算でそれ以上に高い精度が必要である。画像がRGB色空間から変換されて圧縮され、そして伸長されてRGB色空間に戻されるという処理が、不十分な精度で繰り返されると、誤差が累積する結果、元の色と最終的な色とが一致しなくなるであろう。これは、色ドリフト又は色空間が不安定である結果といわれる。

【0012】

【発明が解決しようとする課題】本発明の目的は、画像データに対する可逆色変換の方法及び装置を提供することにある。本発明のもう一つの目的は、整数演算で可逆色変換を実現する方法及び装置を提供することにある。本発明の他の目的は、非損失性圧縮／伸長プロセス及びシステムの一部として利用できる可逆色変換の方法及び装置を提供することにある。本発明のもう一つの目的は、画像の一つのデータを表現する複数のベクトルを得る方法及び装置を提供することにある。本発明の上記目的及びその他の目的は、以下の説明によって明白になる。

【0013】

【課題を解決するための手段】本発明の色変換方法は、完全に可逆であり、非損失性圧縮／伸長プロセス及びシステムの一部として利用できる。本発明によれば、予測可能な精度の整数演算で、完全に可逆な色変換が可能である。

【0014】以下の説明において、Y、U、Vなる表記は、R=G=Bで定義されるグレースケール画像上でY=R=G=B、U=0、V=0のレスポンスを持つ全ての色座標のために用いられる。座標が可逆のときには、Yrev、Urev、Vrevなる表記が用いられる。RGBも標準的なRGB色座標系に限定されるわけではなく、3つの座標によって表現される色座標系を指すにすぎない。RGB以外の座標系では、Gが最高の情報を持つ成分として用いられる。

【0015】一実施例において、本発明は可逆色変換が可能でフォワード変換及びインバース（逆向き）の変換を含む。説明のために、必ずしも効率的かつ可逆ではない変換についてまず述べる。以下において、変換の一例を3×3行列として下に述べる。この行列Mは次の色座標系に基づいている。

【0016】

【数9】

$$\begin{bmatrix} 0.25 & 0.5 & 0.25 \\ 1.0 & -1.0 & 0.0 \\ 0.0 & -1.0 & 1.0 \end{bmatrix}$$

【0017】第1行の係数を合計すると1になり、他の



2行は合計が0であることに注目されたい。第1行が合計すると1になり、第2行と第3行が合計すると0になるのは、グレースケール画像に対する適切なレスポンスを保証するためである（これは上に述べた）。また、本発明においては、この行列の行列式D（行列M）は-1であることに注目されたい。

【0018】本発明の説明を続けると、上記行列Mの一つの具体例は次式である。

【0019】

【数10】

$$\begin{aligned} Y &= \frac{R+2G+B}{4} \\ U &= R-G \\ V &= B-G \end{aligned}$$

【0020】本発明のフォワード変換の一実施例を構成する可逆近似は次式により定義される。

【0021】

【数11】

$$\begin{aligned} Y_{\text{rev}} &= \left\lfloor \frac{R+2G+B}{4} \right\rfloor \\ U_{\text{rev}} &= R-G \\ V_{\text{rev}} &= B-G \end{aligned}$$

【0022】

【外1】

[.]

【0023】なる記号は切り捨てて最も近い整数に丸めること、すなわち切り下げることの意味し、時に床関数

$$R+2G+B = 4Y + e$$

【0032】ここで、eは打ち切り誤差で、0、1、2又は3である。

【0033】上式を打ち切り誤差eについて解くため、

$$U_{\text{rev}} + V_{\text{rev}} = R+B-2G$$

【0035】この式を上記(1)式から引いて整理すると次の式が得られる。

$$4G = 4Y_{\text{rev}} - U_{\text{rev}} - V_{\text{rev}} + e$$

【0037】打ち切り誤差eは0、1、2又は3のみであるから、その表現のために最下位の2ビット(LSB)しか使われない。因数4G及び4Yrevは、それらビットに寄与しない。次に、この式にモジュロ(MOD)

$$(U_{\text{rev}} + V_{\text{rev}} = e) \bmod 4$$

【0039】これは次のように書くことができる。

【0040】

と呼ばれる。同様に、

【0024】

【外2】

[.]

【0025】なる記号は最も近い整数へ切り上げて丸めることを意味する。これらの可逆式は、Yrevの式に整数を4で割る演算が含まれるため近似式である。

【0026】丸め又は切り下げが用いられるとしても、上記式は可逆色変換を表す。次の式から当該変換が可逆であることが証明される。

【0027】

【数12】

$$\begin{aligned} G &= Y_{\text{rev}} - \left\lfloor \frac{U_{\text{rev}} + V_{\text{rev}}}{4} \right\rfloor \\ R &= U_{\text{rev}} + G \\ B &= V_{\text{rev}} + G \end{aligned}$$

【0028】この式が可逆であるという証明を続ける。まず次式から始める。

【0029】

【数13】

$$Y_{\text{rev}} = \left\lfloor \frac{R+2G+B}{4} \right\rfloor$$

【0030】この式は床関数を用いなくて次のように書くことができる。

【0031】

【数14】

(1)

UrevとVrevの式を加算すると次式が得られる。

【0034】

【数15】

(2)

【0036】

【数16】

(3)

D) 4の関数を適用する。すなわち、

【0038】

【数17】

(4)

【数18】

$$e = (U_{rev} + V_{rev}) \bmod 4 \quad (5)$$

【0041】打ち切り誤差eを表す本式を上記(3)式に代入すると、次のようになる。

$$4G = 4Y_{rev} - (U_{rev} + V_{rev} - (U_{rev} + V_{rev}) \bmod 4) \quad (6)$$

【0043】この(6)式の両辺を4で割ることにより、本質的にLSBを排除する。すなわち、U<sub>rev</sub>とV<sub>rev</sub>の2つのLSBを0で置換する。そして、この式について解く。すなわち、

【0044】

【数20】

$$G = Y_{rev} - \left\lfloor \frac{U_{rev} + V_{rev}}{4} \right\rfloor$$

【0045】別の実施例においては、本発明は次の色座標に基づいた色変換を実行する。

【0046】

【数21】

$$\begin{bmatrix} 0.25 & 0.5 & 0.25 \\ -0.5 & 1.0 & -0.5 \\ 1.0 & 0.0 & -1.0 \end{bmatrix}$$

【0047】この行列は次の式によって表現できる。

【0048】

【数22】

$$Y = \frac{R + 2G + B}{4}$$

$$U = \frac{-R + 2G - B}{2}$$

$$V = R - B$$

【0042】

【数19】

【0049】本発明のフォワード変換の一実施例を構成する可逆近似は次式で与えられる。

【0050】

【数23】

$$Y_{rev} = \left\lfloor \frac{R + 2G + B}{4} \right\rfloor$$

$$U_{rev} = \left\lfloor \frac{-R + 2G - B}{2} \right\rfloor$$

$$V_{rev} = R - B$$

【0051】可逆性は、G成分を初めに復元する構成的算法により証明される。G成分が決まったならば、R入力とB入力を決定できる。一実施例では、G成分はルックアップテーブル(LUT)を使って決定される。G成分は $Y_{rev} + (U_{rev} + x) / 2$ に等しい。ただし、LUT値(非線形値である)がxに代入される。

【0052】

【表1】

テーブル 1

LSB(U <sub>rev</sub> )	LSB(V <sub>rev</sub> )	Lookup Value	G
0	0	0	$Y_{rev} + (U_{rev} + 0)/2$
1	0	1	$Y_{rev} + (U_{rev} + 1)/2$
0	1	2	$Y_{rev} + (U_{rev} + 2)/2$
1	1	3	$Y_{rev} + (U_{rev} + 3)/2$

【0053】なお、上記テーブル1はロジックつまりハードウェア又はソフトウェア、あるいはその組合せにより実現してよい。

【0054】テーブル1からGを求めた後、RとBは次の通り復元される。

【0055】

【数24】

$$R = G - U_{rev} + \left\lfloor \frac{V_{rev}}{2} \right\rfloor$$

$$B = G - U_{rev} - \left\lfloor \frac{V_{rev} + 1}{2} \right\rfloor$$

【0056】可逆性の証明を説明するため、フォワード変換の式を繰り返す。2つの割り算があるため、2つの誤差を考慮しなければならない。

【0057】

【数25】

$$Y_{rev} = \left\lfloor \frac{R+2G+B}{4} \right\rfloor$$

$$U_{rev} = \left\lfloor \frac{-R+2G-B}{2} \right\rfloor$$

$$V_{rev} = R - B$$

$$R+2G+B = 4Y_{rev} + e \quad (7)$$

【0060】ここで1番目の打ち切り誤差  $e=0, 1, 2, 3$  である。

$$-R+2G-B = 2U_{rev} + f \quad (8)$$

【0062】ここで2番目の打ち切り誤差  $f=0, 1$  である。

$$R-B = V_{rev} \quad (9)$$

【0064】次に、(8)式と(9)式を加算すると次式が得られる。

$$2G-2B = 2U_{rev} + V_{rev} + f \quad (10)$$

【0066】2番目の打ち切り誤差  $f$  は、他がすべて偶数であるので、 $(V_{rev}) \bmod 2$  に設定される。

【0067】(7)式と(8)式を加算すると、次の式

$$4G = 4Y_{rev} + 2U_{rev} + e + f \quad (11)$$

【0069】 $e$  と  $f$  のLSBは同一である。他はすべて偶数であるからである。

【0070】1番目の打ち切り誤差について解くと、次の等式が得られる。

【0071】

【数31】

【0058】これらの式は次のように書くことができる。

【0059】

【数26】

【0061】

【数27】

【0063】

【数28】

【0065】

【数29】

が得られる。

【0068】

【数30】

$$e = (-2U_{rev} - f) \bmod 4$$

【0072】そして、 $U_{rev}$  と  $f$  は既に分かっている。 $e$  と  $f$  が分かったので、 $G$  を求めれば、

【0073】

【数32】

$$G = Y_{rev} + \frac{2U_{rev} + e + f}{4} = Y_{rev} + \frac{U_{rev} + \frac{e+f}{2}}{2}$$

【0074】となる。そして、LUTを利用して  $(e+f)/2$  の値を得ることができる。

【0075】

$$V_{rev} \text{ のLSB} = 0 \Rightarrow f = 0 \text{ ならば、} (2U_{rev} + e) / 4 \quad (12)$$

$U_{rev} \text{ のLSB} = 0 \text{ ならば、} e = 0 \Rightarrow 0 \text{ (LUT値)}$

$U_{rev} \text{ のLSB} = 1 \text{ ならば、} e = 2 \Rightarrow 1 \text{ (LUT値)}$

$V_{rev} \text{ のLSB} = 1 \Rightarrow f = 1$ 、そして

$U_{rev} \text{ のLSB} = 0 \text{ ならば、} e = 3, f + e = 4 \Rightarrow 2 \text{ (LUT値)}$

$U_{rev} \text{ のLSB} = 1 \text{ ならば、} e = 1, f + e = 2 \Rightarrow 1 \text{ (LUT値)}$

前記変換式を使って得られるRGB値とYUV値の例を下に示す。

【0076】

【表2】

R G B	Y U V
111	100
221	101
121	110
120	111
222	200
211	1-11

【0077】なお、  
 【0078】  
 【外3】

$$\left[ \frac{-1}{2} \right]$$

【0079】は-1である。というのは、  
 【0080】  
 【外4】

$$\left[ \right]$$

【0081】は負の無限大へ向かって丸められ、0へは丸められないからである。以上に検討したことを踏まえ、当業者は他の可逆色空間用のフォワード変換及びリバース変換を導き出すことができよう。

【0082】

【発明の実施の形態】色変換の方法と装置について述べる。以下の本発明の詳細説明において、本発明を十分理解してもらうため多くの具体例を示す。しかしながら、これらの具体例によらずに本発明を実施し得ることは当業者には明白であろう。また、周知の構造及びデバイスは、本発明をいたずらに難解にしないため、詳細には示さず、ブロック図で示す。

【0083】以下の詳細説明において、コンピュータ内部のデータビットに対する操作のアルゴリズム及び記号的表現によって提示される部分もある。これらのアルゴリズム記述及び記号的表現は、データ処理分野の当業者により研究の内容を他の当業者に最も効率よく伝えるために用いられる手段である。あるアルゴリズムがあって、それが概ね所望の結果に至る矛盾のないステップ系列であるとする。これらのステップは、物理量を実際に操作する必要のあるステップである。必ずというわけではないが、通常、これらの物理量は記憶、伝送、結合、比較、その他の操作が可能な電氣的又は磁氣的な信号の形をとる。主に慣用上の理由からであるが、これらの信号をビット、値、要素、シンボル、文字、用語、数等と呼ぶのが時に都合がよいことが分かっている。

【0084】しかし、これらの用語及び類似の用語は全て、それにふさわしい物理量に関連付けられるべきであ

り、また、それら物理量に当てはめられた単なる便宜上のラベルにすぎないことに留意すべきである。以下の説明から明らかなように、特に断らない限り、本発明全体にわたって、“処理” “演算” “計算” “判定” “表示” 等々の用語を用いて論じることが、コンピュータシステムのレジスタ及びメモリ内の物理的（電子的）な量として表現されたデータを処理し、コンピュータシステムのメモリやレジスタあるいは同様の情報記憶装置、情報伝送装置もしくは表示装置の内部の同様に表現された他のデータへ変換する、コンピュータシステムや同様の電子的演算装置の作用及びプロセスを指すことを理解されたい。

【0085】本発明は、本明細書に述べる操作を実行するための装置とも関連する。この装置は、所要の目的のため専用で作ってもよいし、汎用コンピュータを内蔵プログラムにより選択的に駆動又は再構成したものでもよい。本明細書に提示されるアルゴリズム及び表示は、本質的に、いかなる特定のコンピュータ、その他装置とも関係がない。各種汎用マシンを本明細書に述べるところに従ったプログラムで利用してもよく、あるいは、必要なステップの実行のために、より特化した装置を作る方が好都合かもしれない。これら様々なマシンに必要な構造は以下の説明から理解されよう。さらに、本発明は、いかなる特定のプログラミング言語とも関連付けずに説明する。本明細書に述べるように、本発明の教えるところを実現するために色々なプログラミング言語を使用し得ることが理解されよう。

【0086】本発明システムの概要

図1は本発明システムの一実施例のブロック図である。この本発明システムは、全部（gamut）マッチング又は色変換のサブシステムを用いて、あるソースのデータをデスティネーション装置に表示できるようにし又はデスティネーション装置用に処理できるようにする。すなわち、この本発明システムは、ある特定の色空間のデータのビジュアル表現を提供し、又はデータをデスティネーション装置用に処理する。

【0087】図1において、スキャナ101、カメラ102、レンダリングデータ103及びネガ111のような多くのソースが示されている。これらのソースはそれぞれ色データを発生する。一実施例では、スキャナ101はRGBデータを発生するが、カメラ102はRGB又はフィルム特有のカラーデータを発生する。レンダリングデータ103はRGB又は他の色空間のデータであろう。ネガ111はCYMデータを発生する。なお、様々なデータソースが示されているが、本システムは、1つ、2つ又は3つ以上のデータソースを用いることができる。これらのデータソースはそれぞれフォワード色空間変換器104A、104B、104C、104D、...を含む色圧縮システムにデータを供給する。本システムに含まれる色空間変換器は、それより多くて

も少なくともよい。

【0088】この本発明システムは色空間データを、完全に可逆で、かつ整数演算で実施できるように変換する。すなわち、変換された色空間データを逆変換することにより、フォワード変換プロセス中に切り上げ又は切り下げが生じたとしても、存在していたデータを全て得ることができる。

【0089】フォワード色空間変換器104A~104Dは、データを非損失性コーダー105Aが符号化できるように変換する。なお、このコーダー105Aは1つ以上の非損失性コーダーを意味するかもしれない。フォワード色空間変換器104A~104Dは、色空間データを、非損失性コーダー105Aでの圧縮が簡単になる形に変換する。非損失性コーダー105Aは例えば、JPEGの非損失性オプション、JBIG、Lempel-Ziv、算術、ハフマン、非損失性ウェーブレット等々の符号化法によるものである。

【0090】この本発明システムは、反対色空間への直接的レンダリング112又はディスク若しくはチャンネル113からカラーデータを取り込むこともできる。

【0091】なお、フォワード色空間変換器104A~104Cにより変換された色空間データを圧縮し、その後伸長することができるように、非損失性コーダー105Aはエンコーダー部とデコーダー部を含む。さらに、非損失性コーダー105Aは、エンコーディング動作とデコーディング動作の間、すなわち圧縮動作と伸長動作との間のデータを扱うチャンネル又はメモリ機構も含むかもしれない。

【0092】非損失性コーダー105Aの出力は、1つ以上のインバース色空間変換器106A、106B、106C、...の入力に接続される。これらのインバース色空間変換器106A~106Cは、色空間データを変換してフォワード色空間変換器104A~104Cが受け取った時の元の形へ戻す。この際に、フォワード変換の一部として発生した切り上げ又は切り下げが補償される。このように、フォワード色空間変換器104A~104D、コーダー105及びインバース色空間変換器106A~106Cからなるシステム部分は、色圧縮サブシステムを構成する。

【0093】インバース色空間変換器106A~106Cの出力は、必要ならば変換器107A、107B、107Cにそれぞれ接続してもよい。変換器107A~107Cは、インバース色空間変換器106A~106Cの出力データをシステムの出力装置に用いられる装置固有の色空間へ変換できる装置固有変換器である。すなわち、変換器107A~107Cは装置用の色変換を行う。この色変換は全部マッチング又は他の色空間変換もしくは色選択変換であろう。色圧縮する前にターゲット出力装置が分かっているならば、フォワード色空間変換(104)の前に同様のオプションの色補正(120)

を行うことができる。

【0094】変換器107Aの出力はビデオディスプレイ108に接続される。変換器107Bの出力は、データのハードコピー・ビジュアル表現を提供するプリンタ/コピア109に接続される。変換器107Cの出力はフィルム出力110に接続される。入力ソースの場合と同じく、デスティネーション装置は図1に示したよりも多くても少なくともよい。

【0095】なお、かかるシステムは、美術品保存、医療画像(例えば脈管撮影像)、プリプレス(pre-press)、レンダリング・グラフィックス、色管理システム(Apple社のColor Syncシステム(商標)、Kodak社のPrecious Colorシステム(商標)、EFI社のCMSシステム(商標)等)の内部における圧縮、グラフィックス及びスポットカラー(spot color)、科学用デジタルイメージ、法律関係のイメージ、ランドサット、リモートセンシング等々の用途があろう。

【0096】図2は損失性システムを示す。この損失性システムは、図1の非損失性システムと同じ要素を多く含む。ただし、非損失性コーダー105Aは損失性コーダー105Bに置き換えられている。その動作は、損失性符号化である点を別にすれば図1のシステムと同様である。このようなシステムは多くの用途があり、デジタルビデオ、マルチメディア、デジタルカメラ、JPEG圧縮システム、ベクトル量子化、フラクタル圧縮、ウェーブレット圧縮、変換圧縮(例えばブロックベースのオーバーラップ変換圧縮)のコスト低減をもたらす。

【0097】本発明の色圧縮サブシステムの概要  
本発明は可逆色変換が可能である。以下に、フォワード変換装置とリバース変換装置を含み、可逆色変換を行う2つの異なった変換システムを説明する。これら変換装置は、予測可能な精度の整数演算で完全に可逆である。すなわち、フォワード変換時に切り上げ又は切り下げが生じても、それはインバース変換を行う時に補正可能である。なお、以下に述べる2つの変換システムが全てではなく、本発明の教えるところは多くの色座標系に適用し得るものである。

【0098】上に述べたように、本発明はエンコーディング部とデコーディング部を持つ圧縮・伸長システムに組み込むことができる。そのようなシステムを図3に示す。エンコーディング部は入力データをエンコードして圧縮データを生成する働きをし、デコーディング部は前にエンコードされたデータをデコードし元の入力データの復元データを作り出す役割をする。圧縮の前のエンコーディング部で、色変換が行われる。同様に、伸長後のデコーディング部で再び色変換が行われる。

【0099】圧縮・伸長システムへの入力データは画像(静止画又は動画)、グラフィックスデータ等、色々な種類のものであろう。一実施例ではデータはデジタル信号データであるが、デジタイズされたアナログデータ

や、その他の形式のものも可能である。データソースはエンコーディング部及び／又はデコーディング部のためのメモリ又はチャネルであろう。そのような本発明を組み込んだシステムは、非損失性圧縮／伸長システムを構成することができ、あるいは損失性圧縮／伸長を行うように構成することもできる。

【0100】本発明において、エンコーディング部及び／又はデコーディング部の構成要素は、コンピュータシステムで用いられるようなハードウェア又はソフトウェアにより実現し得る。

【0101】本発明のフォワード変換装置及びリバース変換装置

図4は前述第1実施例のフォワード変換装置の一例のブロック図である。図4に示すフォワード変換装置は、第1の色空間からのデータが圧縮を施される前に第2の色空間へ変換される圧縮系の一部であるかもしれない。それは、第2の色空間のデータの方が良好な圧縮を達成し得る場合であろう。

【0102】図4において、フォワード変換装置300は3つの入力R、G、Bを持ち、3つの出力Yrev、Urev及びVrevを出す。一実施例では、R、G、Bの各入力は8ビット長である。なお、本発明は他のビット長（例えば10、11、...、32、...）の入力用に構成することもできる。RGB入力が8ビットの場合、Yrev出力は8ビットであり、UrevとVrevの出力は9ビット長である。

【0103】フォワード変換装置300は、 $\times 2$ ブロック301、加算器302、305、減算器303、304、 $\div 4$ ブロック306からなる。一実施例では、それらの乗算と除算はハードワイヤド・シフトで実現され、したがってハードウェアコストはほとんどかからない。

【0104】 $\times 2$ ブロック301はnビットのG入力を2倍する。一実施例では、 $\times 2$ ブロック301は、nビットを1ビットだけ左へシフトし（ビットが左（MSB）から右へ（LSB）へ配列されている場合）乗算を達成するシフトロジックからなる。シフト結果はn+1ビットであり、これは加算器305の一つの入力へ送られる。

【0105】加算器302はnビットのR入力をnビットのB入力と加算し、(n+1)ビットの出力を出す。加算器302の(n+1)ビット出力は、加算器305により、 $\times 2$ ブロック301の出力と加算される。加算器305の出力は(n+2)ビット数であり、これは $\div 4$ ブロック306の入力に接続される。

【0106】 $\div 4$ ブロック306は(n+2)ビット入力を4で割り、nビットの出力を発生する。このnビット出力はフォワード変換装置300のYrev出力となる。

【0107】一実施例では、 $\div 4$ ブロック306はシフトロジックからなり、加算器305の出力を2ビット右

へシフトすることにより除算を行う（ビットが左（MSB）から右（LSB）へ配列されている場合）。

【0108】減算器303はnビットのR入力からnビットのG入力を引き算することにより、フォワード変換装置300のUrev出力を表す(n+1)ビット数を出す。

【0109】減算器304はnビットのB入力からnビットのG入力を引き算することにより、フォワード変換装置300の(n+1)ビットの出力を発生する。この加算器304の(n+1)ビット出力はフォワード変換装置300のVrev出力を表す。

【0110】フォワード変換装置300で生成されたYrev、Urev、Vrev出力は、非損失性又は損失性システムの圧縮を行うシステム又は機構へ送られるかもしれない。3 $\times$ nビットの入力から3 $\times$ n+2ビットの出力が得られるので、予測可能な精度の整数演算で可逆変換を得られる。

【0111】図5は本発明の前記第1実施例のインバース変換装置の一例を示す。このインバース変換装置320はG、R、B成分を復元する。

【0112】図5において、インバース変換装置320は加算器312、314、315、 $\div 4$ ブロック313、減算器310及びクリップロジック311、316、317からなる。このインバース変換装置320はYrev入力、Urev入力及びVrev入力を受け取り、G成分、R成分及びB成分を発生する。一実施例ではYrev成分、Urev成分、Vrev成分はそれぞれnビット、n+1ビット、n+1ビットからなる。一実施例ではn=8である。

【0113】加算器312はUrev入力とYrev入力を加算し、(n+1)ビットの出力を出す。この(n+1)出力は $\div 4$ ブロック313によって4で割り算される。一実施例では、 $\div 4$ ブロック313は、n+1ビット入力を右へ2ビットシフトして割り算を行うシフトロジックからなる（ビットが左（MSB）から右（LSB）へ配列されている場合）。減算器310によって、 $\div 4$ ブロック313の出力Yrev入力より引き算される。減算器310の出力は(n+1)ビット数であり、これはクリップロジック311に入力される。一実施例では、クリップロジック311は、加算又は減算を行って(n+1)ビット数がある値域（例えば256）に押し込むことにより、インバース変換320の出力としてnビットのG成分を発生する。例えば、8ビットにクリッピングする場合、入力が0未満のときは出力は0であり、入力が255より大きいときには出力は255であり、それ以外のときには出力は入力と等しい。

【0114】加算器314はUrev入力を減算器310の出力と加算し、(n+2)ビットの出力を出す。クリップロジック316は、(n+2)ビット数を所要の値域に押し込むことにより、インバース変換装置320か

ら出力されるR成分を表すnビット数を発生する。

【0115】加算器315はVrev入力を減算器320の出力と加算し、 $(n+2)$ ビット数を出力する。クリップロジック317は、インバース変換装置320のB成分出力を表すnビット数を出力する。

【0116】なお、上記インバース変換装置において、色変換を利用するシステムが非損失性圧縮システムのときには、加算器の出力はnビット長であろうから、クリップロジックは必要でない。しかし、処理中にYrev入力、Urev入力及びVrev入力が生成されて量子化を受けるときには、出力が正しい値域（例えば正しいビット数）に入るようにするためクリップロジックが必要である。

【0117】本発明のフォワード変換装置及びリバース変換装置の他の実施例

図6は前記第2実施例のフォワード変換装置の一例のブロック図である。図6に示すフォワード変換装置は、第1の色空間からのデータが、圧縮を施される前に第2の色空間へ変換される圧縮系の一部であるかもしれない。それは、第2の色空間のデータの方が良好な圧縮を達成し得る場合であろう。

【0118】図6において、フォワード変換装置400はR、G、Bの3つの入力を持ち、Yrev、Urev、Vrevの3つの出力を発生する。一実施例では、R、G、Bの各入力は8ビット長である。なお、本発明は他のビット長（例えば10、11、...、32、...）の入力用に構成することもできる。R、G、B入力が8ビットの場合、Yrev出力は8ビットであり、Urev出力とVrev出力は9ビット長である。

【0119】フォワード変換装置400は、 $\times 2$ ブロック401、2入力の加算器402、404、減算器405、407、 $\div 4$ ブロック403及び $\div 2$ ブロック406からなる。一実施例では、乗算と除算はハードワイヤド・シフトにより実現されるので、ハードウェアコストはほとんどかからない。

【0120】 $\times 2$ ブロック401はnビットのG入力を受け取るように接続され、そのnビットを2で割り算する。一実施例では、 $\times 2$ ブロック401は、nビットを左へ1ビットだけシフトすることにより乗算を達成するシフトロジックからなる（ビットが左（MSB）から右（LSB）へ配列されている場合）。このシフトの結果は $n+1$ ビットであり、加算器402の一つの入力及び減算器405の一つの入力に接続される。

【0121】加算器404はnビットのR入力をnビットのB入力と加算し、 $(n+1)$ ビット出力を生じる。加算器404の $(n+1)$ ビット出力は加算器402の一つの入力及び減算器405の一つの入力に接続される。加算器402は2つの $(n+1)$ ビット入力を加算して $(n+2)$ ビット出力を発生し、この出力は $\div 4$ ブロック403の入力に接続される。 $\div 4$ ブロック403

は、その $(n+2)$ ビット入力を4で割り算し、nビットの出力を発生する。一実施例では、 $\div 4$ ブロック403はシフトロジックからなり、 $n+2$ ビットを右へ2ビット分シフトすることにより除算を行う（ビットが左（MSB）から右（LSB）へ配列されている場合）。 $\div 4$ ブロック403のnビット出力は、フォワード変換装置400のYrev出力となる。

【0122】減算器405は、 $\times 2$ ブロック401のnビット出力から加算器404のnビット出力を引き算する。減算器405の出力は $n+2$ ビットからなり、 $\div 4$ ブロック406の入力に接続される。

【0123】 $\div 2$ ブロック406は、その $(n+2)$ ビット入力を2で割り算する。一実施例では、 $\div 2$ ブロック406は割り算を行うためのシフトロジックからなり $(n+2)$ ビットを右へ1ビットだけシフトすることにより割り算を実現する（ビットが左（MSB）から右（LSB）へ配列されている場合）。この除算の結果は $(n+1)$ ビット出力であり、これはフォワード変換装置400のUrev出力となる。

【0124】加算器407はnビットR入力をnビットB入力と加算し、 $(n+1)$ ビット出力を発生する。加算器407の $(n+1)$ ビット出力はVrev出力となる。

【0125】前述の実施例に関連して述べたように、フォワード変換装置400により生成されたYrev出力、Urev出力及びVrev出力は、非損失性又は損失性システムにおいて圧縮を行うシステム又は機構へ送られるかもしれない。 $3 \times n$ ビットの入力から $3 \times n + 2$ ビットの出力が得られるので、予測可能な精度の整数演算で可逆変換が得られる。

【0126】図7及び図8は本発明の前記第2実施例のインバース変換装置の一例を示す。図7は、G成分復元のためのインバース変換装置のブロック図である。このG成分復元用インバース変換装置は前記テーブル1（ルックアップテーブル）に従って動作する。図8は、R成分及びB成分の復元のためのインバース変換装置のブロック図である。

【0127】図7において、インバース変換装置500はNOTロジック501、ANDゲートロジック502、加算器503、505、 $\div 2$ ブロック504及びクリップロジック506からなり、Yrev入力、Urev入力、Vrev入力を受け取るように接続される。Yrev成分、Urev成分、Vrev成分はそれぞれnビット、 $n+1$ ビット、 $n+1$ ビットからなる。一実施例では、nは8である。

【0128】NOTロジック501はUrev入力のLSBを受け取り、反転したLSBを出力する。ANDゲートロジック502は、Urev入力の反転LSBとVrev入力のLSBを受け取るように接続されている。ANDゲートロジック502の出力は、Urev入力のLSBと結

合されて加算器503の一つの入力となる。加算器503は、これらの2ビットをUrev入力と加算する。このように、UrevのLSBとVrevのLSBがUrevに加算される2ビット数を作るために用いられる。加算器503により出力される結果は $(n+2)$ ビット数である。NOTロジック501、ANDゲートロジック502及び加算器503は、協働してテーブル1に示されたように丸め/切り捨てを修復する。

【0129】÷2ブロック504は加算器503の出力を受け取るように接続され、その結果を2で割り算する。一実施例では、÷2ブロック504は入力の $n+2$ ビットを右へ1ビットシフトすることにより除算を行うシフトロジックからなる(ビットが左(MSB)から右(LSB)へ配列されている場合)。÷2ブロック504の出力は $n+1$ ビットであり、加算器505に1つの入力として接続される。加算器505は、Yrev入力の $n$ ビットを÷2ブロック504の $n+1$ ビット出力と加算し、 $(n+2)$ ビット出力を送出する。

【0130】クリップロジック506は加算器505の $(n+2)$ ビット出力を受け取り、G出力を生成するため、例えば加算と減算により入力を許容可能な値域に押し込む。この色変換を利用するシステムが非損失性圧縮システムである場合、加算器505の出力は $n$ ビット長であろうから、クリップロジック506は必要でない。しかし、処理中にYrev入力、Urev入力及びVrev入力生成されて量子化を受けているときには、出力が正しい値域(例えば正しいビット数)に入るようにするためクリップロジック506が必要である。例えば、8ビットにクリッピングする場合、入力が0未満のときは出力は0であり、入力が255より大きいときには出力は255であり、それ以外のときには出力は入力と等しい。

【0131】 $n$ ビットのG成分が復元されたならば、R、B成分復元用インバース変換装置を使用できる。図8は、そのようなインバース変換装置の一例を示す。図8において、インバース変換装置600は加算器601、605、÷2ブロック602、604、減算器603、606、608、クリップロジック607、609からなる。インバース変換ロジック600は入力としてのG成分、Urev成分及びVrev成分に応じてB成分を発生する。一実施例では、Urev入力とVrev入力は $(n+1)$ ビット数であるが、G入力は $n$ ビット数である。

【0132】加算器601は $(n+1)$ ビット入力を1と加算して $(n+2)$ ビットの結果を出力し、この結果は÷2ブロック602に接続される。÷2ブロック602は $(n+2)$ ビット入力を2で割り算して $(n+1)$ ビットの結果を出し、この結果は減算器603の一つの入力に接続される。一実施例では、÷2ブロック602は $(n+2)$ ビット入力を右へ1ビットシフトすることにより割り算を行うシフトロジックからなる(ビットが左(MSB)から右(LSB)へ配列されている場

合)。

【0133】減算器603は÷2ブロック602の出力をG入力から引き算する。この減算の結果は $(n+2)$ ビットであり、これは減算器608の一つの入力に接続される。

【0134】減算器608はUrev入力並びに減算器603の出力を受け取るように接続されている。減算器608は減算器603の出力からUrev入力を引き算することにより、 $(n+3)$ ビットの結果を出力する。この $(n+3)$ ビットの結果はクリップロジック609に入力され、クリップロジック609はB成分を表す $n$ ビット出力を発生する。なお、クリップロジック609が(クリップロジック607も)必要とされるのは、本発明の色変換が損失性圧縮システムに組み込まれる場合だけであろう。

【0135】÷2ブロック604は $(n+1)$ ビットのVrev入力を受け取り、それを2で割り算する。一実施例では、÷2ブロック604はVrev入力の $(n+1)$ ビットを右へ1ビットシフトすることにより除算を行うシフトロジックからなる(ビットが左(MSB)から右(LSB)へ配列されている場合)。÷2ブロック604の出力は、加算器605により $n$ ビットのG成分と加算される。この加算の結果が減算器606の一つの入力に接続される $(n+1)$ ビット入力である。

【0136】減算器606はVrev入力を受け取るように接続され、それを加算器605の $(n+1)$ ビット出力から減算する。この減算の結果は $(n+2)$ ビット数であり、これはクリップロジック607の入力に接続される。クリップロジック607は、その結果を正しい値域に押し込み、得られた $n$ ビットをR成分として出力する。前述のように、クリップロジック607は色変換が非損失性圧縮システムの一部として利用される場合には必要でない。

【0137】図9はR、B成分復元用のインバース変換装置の他の例を示す。図9において、このインバース変換装置700は減算器701、704、加算器702、703、÷2ブロック705、706、クリップロジック707、708からなる。÷2ブロック705は前述のようにハードワイヤード・シフトとして実現し得る。このインバース変換装置700は、G成分とUrev、Vrev入力に応じてR、B成分を生成する。G成分は $n$ ビット数であるが、Urev入力とVrev入力は $n+1$ ビット数である。

【0138】G成分が生成された後、減算器701はUrev入力をG成分から減算する。この減算の結果は加算器703の一つの入力へ出力される。一実施例では、減算器701の出力は $(n+2)$ ビット数である。

【0139】÷2ブロック705はVrev入力を2で割り算し、その結果は加算器703の他方の入力へ入力される。一実施例では、÷2ブロック705は前述のよう



なシフトロジックからなる。一実施例では、÷2ブロック705の出力はnビット数である。加算器703は減算器701の出力を÷2ブロック705の出力と加算する。一実施例では、加算器703の出力は(n+3)ビット数である。クリップロジック707は加算器703の出力を受け取り、それをR成分を生成させるために所要の値域に押し込める。

【0140】加算器702はVrev入力を1と加算する。加算器702の出力は÷2ブロック706の入力に接続される。一実施例では、加算器702の出力は(n+2)ビット数である。÷2ブロック706は、その入力を2で除し、その結果を減算器704へ出力する。一実施例では、÷2ブロック706は前述のようなシフトロジックからなり、その入力を1ビットだけシフトする。一実施例では、÷2ブロック706の出力は(n+1)ビット数からなる。

【0141】減算器704は、÷2ブロック706の出力を減算器701の出力から引き算する。減算器704の出力はクリップロジック708へ送られる。一実施例では、減算器704の出力はn+3ビット数である。

【0142】クリップロジック708はB成分を出力するが、減算器704の出力が(n+3)ビット数である場合には、クリップロジック708は強制的に減算器704の出力をB成分を表すnビット数にする。

【0143】以上に述べたフォワード変換装置及びインバース変換装置は、画像が所与の色座標に基づいた3成分に分解されるシステムに組み込むことができる。9ビットの符号付き整数を9ビットの符号無し整数に変換するために、オフセット=256を成分に加算することができる。そして、各成分は個別に圧縮される。かかる圧縮には、例えば、グレイコードとビットプレーン毎に適用されるJBI Gとの組合せが含まれよう。他の圧縮／伸長システムに本発明を利用し得ることは当業者には明白であろう。

【0144】図10は本発明のCMYKへの適用を示す。なお、このような場合、Y(黄)がG成分の代わりに用いられるかもしれない。別の実施例では、C(シアン)がG成分の代わりに用いられるかもしれない。図10において、シアン(C)、黄(Y)、マゼンタ(M)の成分が変換ブロック801により変換されて、Yrev、Vrev、Yrevの出力が生じる。変換ブロック801は、この変換を前に定義した変換に従って行う。変換ブロック801のYrev出力とともに黒(K)成分が変換ブロック802に入力され、変換ブロック802はY'rev出力及びWrev出力を出す。このように、図10のCYMKシステムの出力はUrev、Vrev、Y'rev、Wrevの各出力である。一実施例では、変換ブロック802はY'rev出力とWrev出力を次式に従って生成する。

【0145】

【数33】

$$Y'_{rev} = \left\lfloor \frac{Y_{rev} + K}{2} \right\rfloor$$

$$W_{rev} = Y_{rev} - K$$

【0146】図11は、図10のCYMK変換システム用のインバース変換システムを示す。図11において、ブロック901はY'rev成分及びWrev成分を受け取り、K成分及びYrev成分を生成する。一実施例では、K、Yrev成分は次式により生成される。

【0147】

【数34】

$$Y_{rev} = Y'_{rev} + \left\lfloor \frac{W_{rev} + 1}{2} \right\rfloor$$

$$K = Y_{rev} - \left\lfloor \frac{W_{rev}}{2} \right\rfloor$$

【0148】そして、Yrev成分が、Urev成分及びVrev成分とともにブロック902に入力され、ブロック902はC、Y、M成分を発生する。一実施例では、ブロック902は前述の変換を実行する。

【0149】以上の色変換プロセスは3つのベクトルに関し説明されたが、本発明の手法は必要なベクトル数の違う(例えばベクトル数が4、5等々の)色変換にも適用し得る。同じく変換プロセスが使われる、色以外のベクトルに対しても本発明を適用し得る。

【0150】

【発明の効果】以上、詳細に説明したように、本発明によれば、完全に可逆な色変換のためのフォワード変換及びインバース変換の方法及び装置を実現できる。圧縮／伸長のプロセス又はシステムの一部として適した色変換の方法及び装置を実現できる。予測可能な精度の整数演算により、完全に可逆な色変換を実現できる。圧縮、伸長を繰り返しても誤差の累積しない圧縮／伸長システムを実現できる等の効果を得られる。

【図面の簡単な説明】

【図1】本発明による非損失性システムのブロック図である。

【図2】本発明による損失性システムのブロック図である。

【図3】本発明による色圧縮サブシステムの一実施例のブロック図である。

【図4】本発明によるフォワード変換装置の一例を示すブロック図である。

【図5】色座標系の複数成分を復元するために利用される本発明によるインバース変換装置の一部分の一例を示すブロック図である。

【図6】本発明のフォワード変換装置の他の例を示すブロック図である。

【図7】色座標系の一成分を復元するために利用される本発明のインバース変換装置の一部の他の例を示すブロック図である。

【図8】色座標系の複数成分を復元するための本発明のインバース変換装置の一部の他の例を示すブロック図である。

【図9】色座標系の複数成分を復元するための本発明のインバース変換装置の一部の別の例を示すブロック図である。

【図10】CMYK色空間用の本発明のフォワード変換装置の一例を示すブロック図である。

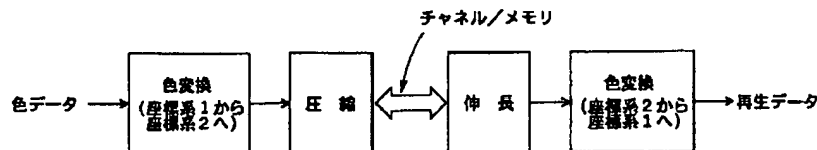
【図11】CMYK色空間用の本発明のインバース変換装置の一例を示すブロック図である。

【符号の説明】

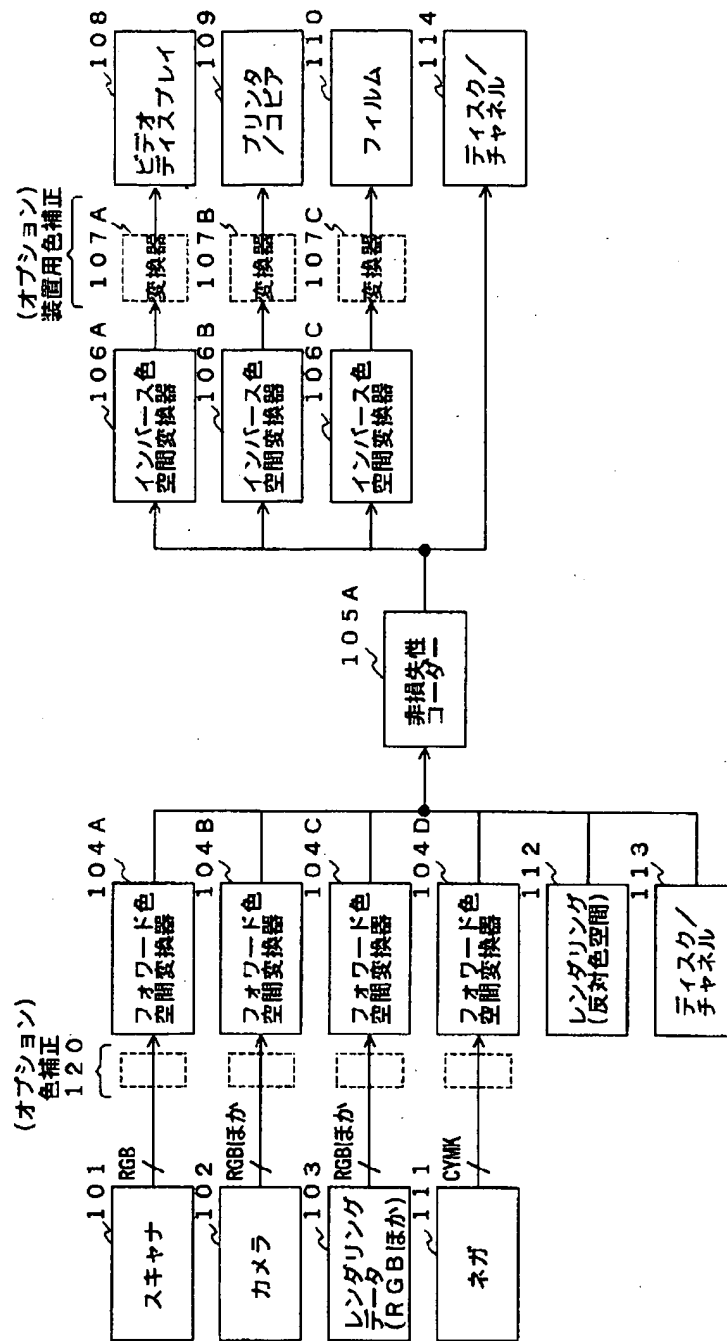
101, 102, 103, 111 入力ソース  
104A~104D フォワード色空間変換器  
105A 非損失性コーダー  
105B 損失性コーダー  
106A~106C インバース色空間変換器  
107A~107C 色補正用変換器  
120 色補正  
108, 109, 110, 114 デスティネーション装置  
300 フォワード変換  
301  $\times 2$ ブロック  
302, 305 加算器  
303, 304 減算器  
306  $\div 4$ ブロック  
310 減算器

311, 316, 317 クリップロジック  
312, 314, 315 加算器  
313  $\div 4$ ブロック  
320 インバース変換  
400 フォワード変換  
401  $\times 2$ ブロック  
402, 404 加算器  
403  $\div 4$ ブロック  
405, 407 減算器  
406  $\div 2$ ブロック  
500 インバース変換  
501 NOTロジック  
502 ANDゲートロジック  
503, 505 加算器  
504  $\div 2$ ブロック  
506 クリップロジック  
600 インバース変換  
601, 605 加算器  
602, 604  $\div 2$ ブロック  
603, 606, 608 減算器  
607, 609 クリップロジック  
700 インバース変換  
701, 704 減算器  
702, 703 加算器  
705, 706  $\div 2$ ブロック  
707, 708 クリップロジック  
801, 802 変換ブロック  
901, 902 変換ブロック

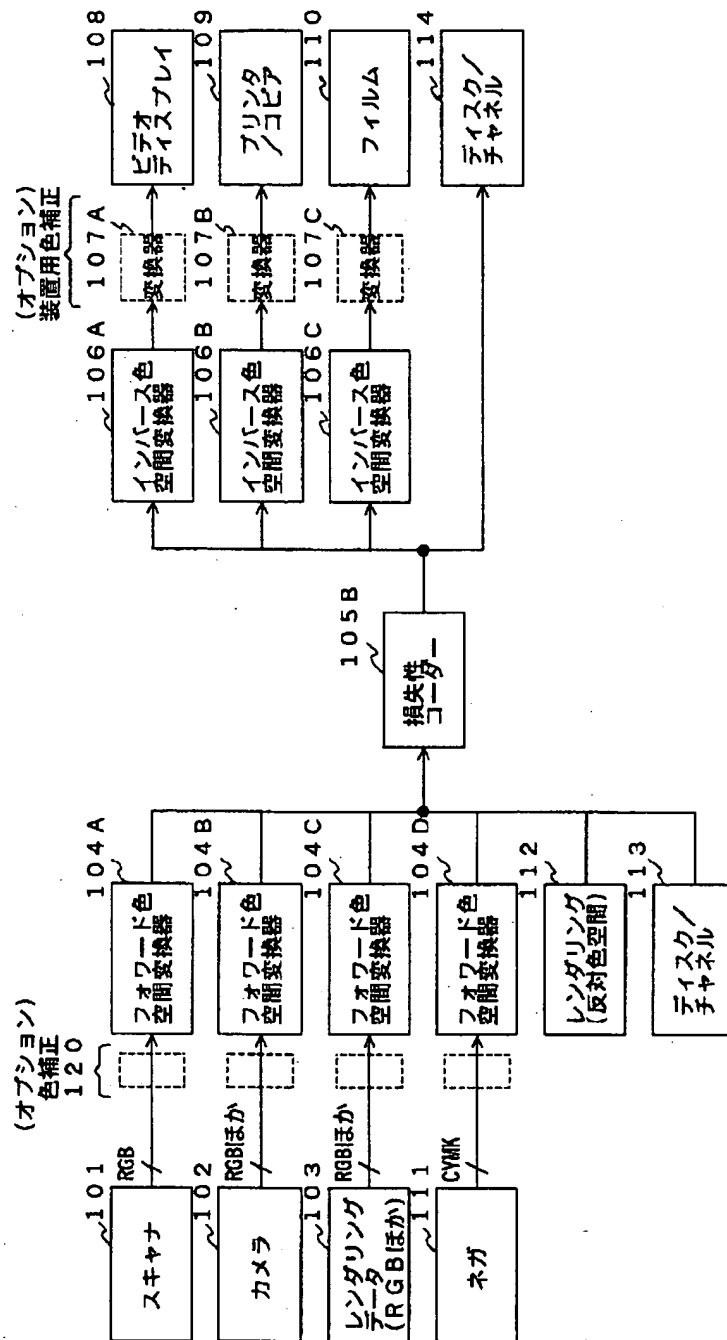
【図3】



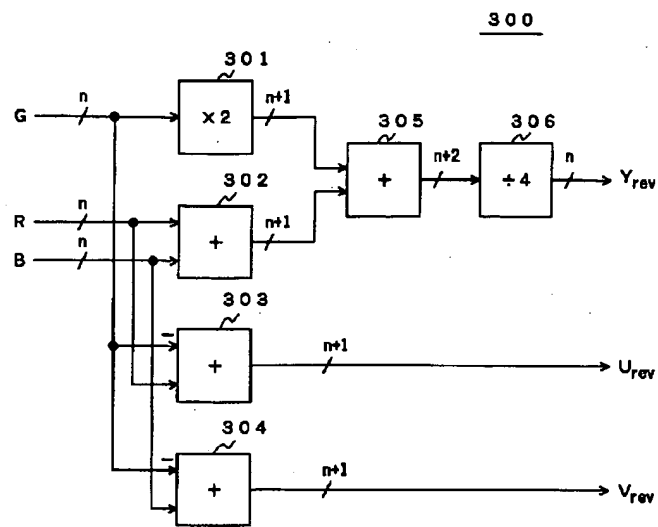
【図1】



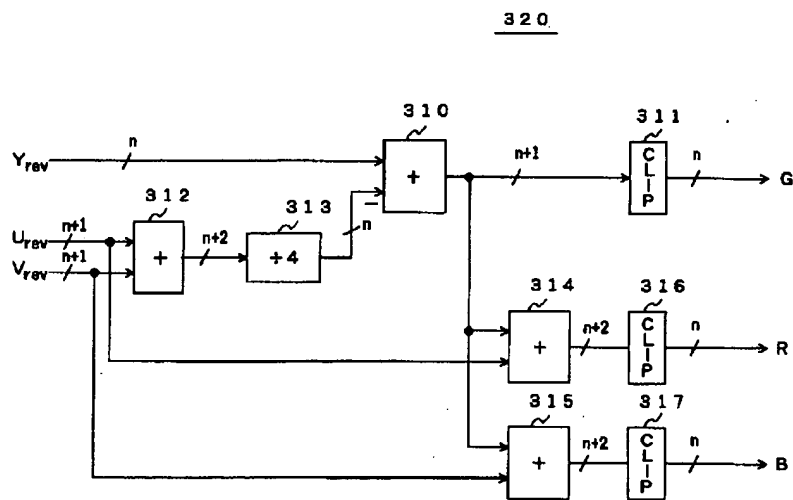
【図2】



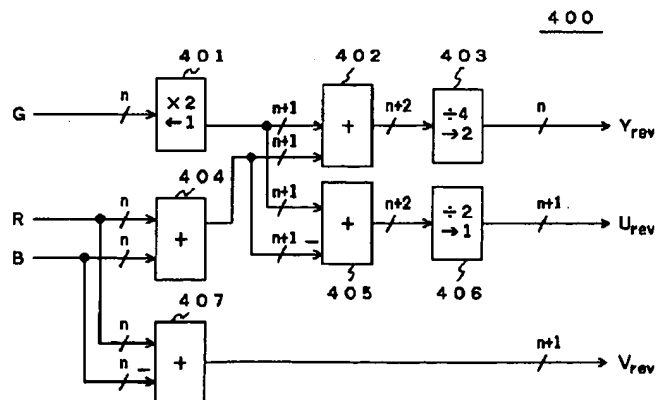
【図4】



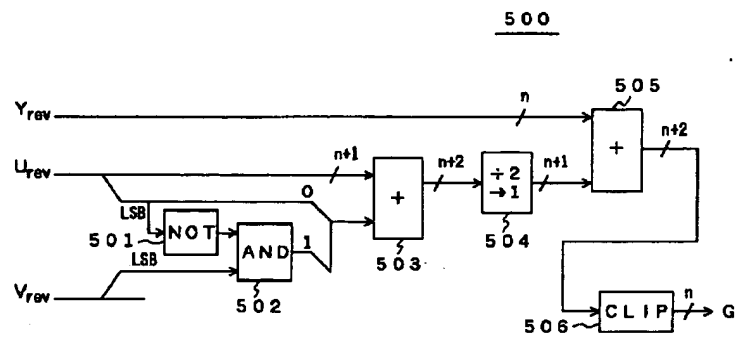
【図5】



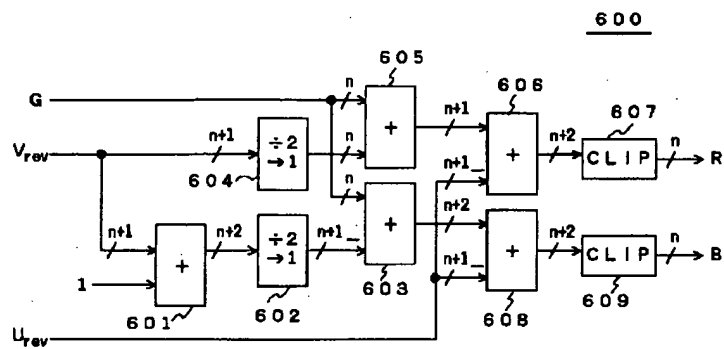
【図6】



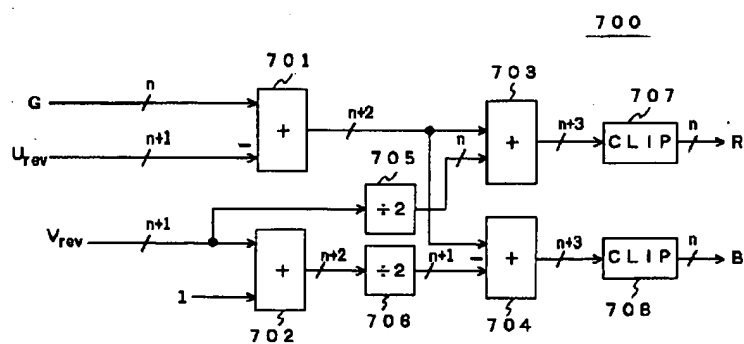
【図7】



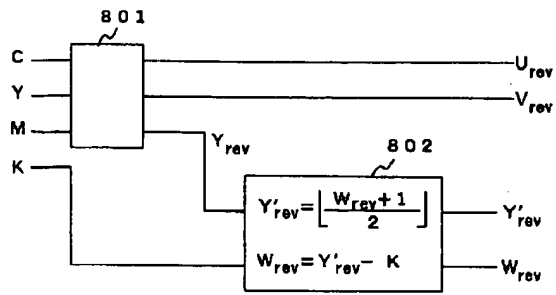
【図8】



【図9】



【図10】



【図11】

